

基于 FPGA 的 LOCAL BUS 总线网络开关阵列研制

吴军锋 宇峰

(中航飞机股份有限公司 陕西 西安 710089)

摘要: 本文主要介绍利用 FPGA、异构、LOCAL BUS 总线网建开关阵列系统研制和实现方法,把系统分为三个部分,主控制器、开关模块和接口,系统的网络与主控制器的软硬件是本文的讨论重点,特别具体的论述了主控制器软硬件的工作原理、实现方法、开关阵列的应用、切换器系统的研制。

关键词: FPGA; 异构; 网络; 开关阵列

0 引言

网路开关阵列经过多年的市场应用及各环境下工程项目洗礼,在项目应用时还需要不断的修改和完善网路开关阵列系统的漏洞。

网络开关阵列是自动测试系统的重要组成部分,担负着控制信号流向的任务,是实现自动测试接口设计的关键。自动测试设备中,开关一般分为功率开关、信号开关(矩阵开关)和微波开关。其中功率开关一般用来对系统的电源进行切换,矩阵开关和微波开关主要用来做信号切换,根据实际测试单元的测量需求,灵活分配系统的测试资源。目前,自动测试设备中的信号开关系统通常由两个或多个矩阵开关组成,按照各种接口标准相互连接,形成从测试资源到测试单元的灵活切换。

1 网路开关阵列组成及工作原理

1.1 组成

网路开关阵列由以下部分组成:DC24V 电源模块、接口、开关模块和主控制器等部分组成

(1) DC24V 电源模块:为底板供电;

(2) 接口:主控制器和开关模块提供信号交互接口,包括电源、Localbus 总线通信路由;

(3) 开关模块:于实现测试项目中相关信号的切换,开关组合类型包括:矩阵开关、多路复用器开关和独立开关;实际开关阵列规模可根据项目实际情况进行配置;

(4) 主控制器:用于给各开关板发送开关切换指令,实现切换功能。

1.2 工作原理

运行在 PC 上的配置管理软件通过 LAN 或串口发送指令到主控制器,主控制器接收到控制指令后对数据进行解析,并通过 Localbus 通信总线下发至机箱中的各开关模块;开关模块接收到 Localbus 指令进行解析,并驱动控制相应的开关器件进行动作,同时返回指令到主控制器进行确认;最后主控制器将动作指令返回至上位机软件。

1.3 主控制器设计

主控制器是网络开关阵列核心部分。运行在主控系统工作站上的自动配线管理软件通过网口发送控制指令到主控制板,主控制器接收到控制指令后对数据进行解析,并通过 Localbus 总线发送给开关模块;开关模块接收到控制指

令进行解析,并驱动控制相应的开关器件进行动作,同时返回指令到主控制板进行确认,最后主控制器将动作指令返回至自动配线管理软件。

核心控制单元选用将 ARM 处理器和 FPGA 架构紧密集成,PS 单元拥有双核 ARM Cortex-A9 MPCore 的高性能,低功耗特性,在设计中能更好的满足各种要求。

工作原理:

(1) 由接口与主控制板经连接器对插提供的电源信号和 Local bus 信号;

(2) 接口电源信号为 DC24V 电源,经电源模块转换为 DC5V 和 DC3.3V,DC5V 为核心控制单元供电,DC3.3V 为存储单元、JTAG 调试口和 RS232 通信口及网路通信电路供电。

(3) Local bus 信号连接核心控制单元控制 RS232 通信、开关模块的工作状态进行数据存储,上位机经 LAN 口发送指令下位机,下位机接收指令进行解析数据并反馈至上位机解析出开关板的工作状态。

(4) 若有其他特殊情况需对复位按钮进行操作时,复位按钮针对核心控制单元进行复位。

1.4 网络通信设计

核心控制单元选用具有千兆以太网的通信芯片,以核心控制单元接口连接器引信号至主控制器上,由主控制器面板实现对外接口。

1.5 RS422 通信设计

RS422 通信设计选用 8 个引脚的 MAX3490 芯片,具有全双工通信功能,且功耗低。包含一个驱动器和一个接收器,具有 15KV ESD 保护,3.3V 电源供应,总线上允许多达 32 个收发器,通讯波特率可以达到 10Mbps,具有电流限制和热关机驱动器过载保护,驱动器具有短路电流限制和对功耗过大的保护,热关断电路,驱动器输出置于高阻抗状态。接收器输入具有故障安全功能,如果两个输入端开路,保证逻辑高输出。

1.6 开关模块设计

FPGA 是开关模块的核心设计之一,电路采用 TQFP100 封装的 EMP240T1005C 芯片,采用 3.3V CMOS 电压标准,主控制器经过接口路由,由 Local bus 总线控制 FGPA 芯片,FPGA 用于控制继电器的动作。

系统总线包括数据总线、地址总线和控制总线等三种不同功能的总线。

“数据总线”用于传送数据信息,数据总线宽带为 16 位。

“地址总线”专门用来传送地址,由于地址只能从 CPU 传向外部存储器或 I/O 端口,所以地址总线总是单向三态的,地址总线的位数决定了 CPU 可直接寻址的内存空间大小,8 位微机的地址总线为 16 位。

“控制总线”主要用来传送控制信号和时序信号。

工作原理:

(1) Local bus 总线用于接收主控制器发送的控制指令,并返回当前开关模块的状态信息;

(2) FPGA 核心电路用于解析控制指令和控制开关器件动作;

(3) 存储单元用于存储当前开关模块的配置信息和开关器件的动作次数等信息;

(4) 开关器件是整个开关阵列的执行器件,可根据项目要求切换频率较高的信号,所以选择信号继电器。

(5) 驱动放大电路用于将 FPGA 输出的 3.3V 电压信号进行放大,达到驱动开关器件的目的。

1.7 驱动放大电路设计

由于 FPGA 引脚驱动电流每个 IO 控制在 1mA,所以采用三极管 9013 驱动 ULN2803A 的芯片。它由 8 个 NPN 达林顿晶体管连接而成,是标准的 TTL,电路为反向输出型,即输入低电平,输出端才能导通工作。可以将继电器作为负载,能够驱动 50V 左右的继电器正常工作。

1.8 接口设计

接口主要有电源接口、主控制器接口、开关模块接口。

电源接口:由外接 AC220V 电源经 DC24V 电源模块为整个系统路由供电;

主控制器接口:用于连接电源、Local bus 总线信号路由;

开关模块接口:用于连接电源、Local bus 总线信号到开关模块,为输入、输出接口。

1.9 软件设计

软件主要包括主控制器软件、开关控制软件、测试面板和配线管理软件等。

(1) 主控制器软件是运行在主控制器中的 FPGA 软件,用于接收上位机的控制指令、对控制指令进行解析、发送控制指令给开关模块和返回状态。

(2) 开关控制软件是运行在开关模块中的 FPGA 软件,用于接收主控制器的控制指令、对控制指令进行解析、存储开关信息和返回状态。

(3) 测试面板通过图形化操作界面快速实现开关的切换和硬件调试。该软件运行在 Windows 操作系统中,通过 RS422 和 TCP 通信可以控制开关阵列动作,并查询当前开关阵列的工作状态。

(4) 配线管理软件采用开放式测试平台中的配线线管理软件功能,根据开关阵列通信协议将开关阵列应用到具体项目中。

2 应用

本产品应用于汽车、航天航空、地面测试以及通讯行业,产品试用前经过功能及性能测试,满足技术要求。

3 结语

产品设计从可靠性、维修性、安全性和容错性等方面考虑,在保证功能和性能的基础上,实现了外观美观、操作简单、产品体积小、重量轻、具有开放标准的产品多元化等特点,且维护和升级方便。

参考文献:

- [1] 陈建明,郭世明,田庆华,等.开关阵列状态识别的单片机实现方法[J].电子工程师,2003(05).
- [2] 陶姪.基于 FPGA 异构计算单元数据动态分配控制器及方法[J].电子世界,2018,554(20):36-37.

作者简介:吴军锋(1979.12-),男,汉族,陕西宝鸡人,大学本科,高级工程师,研究方向:通导系统。宇峰(1977.07.19),男,汉族,黑龙江绥化人,本科,高级工程师,研究方向:通导系统。

